

This Page Is Inserted by IFW Operations
and is not a part of the Official Record.

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 08-262474

(43)Date of publication of application : 11.10.1996

(51)Int.Cl.

G02F 1/1345
G02F 1/136
H01L 29/786

(21)Application number : 07-088759

(71)Applicant : SEMICONDUCTOR ENERGY LAB CO LTD

(22)Date of filing : 22.03.1995

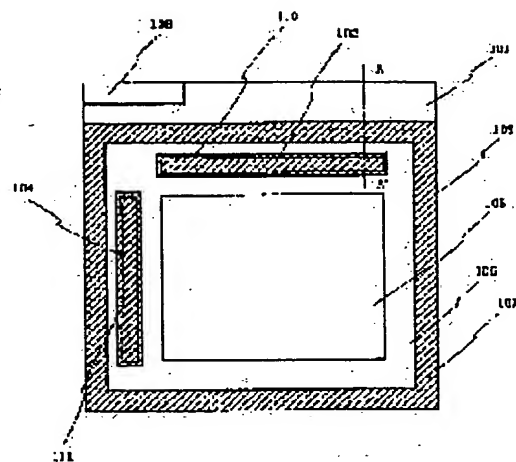
(72)Inventor : YAMAZAKI SHUNPEI
ARAI YASUYUKI
NAKAJIMA SETSUO

(54) LIQUID CRYSTAL DISPLAY DEVICE

(57)Abstract:

PURPOSE: To improve the reliability of a passive matrix type and active matrix type liquid crystal display devices integrating a pixel area and a peripheral drive circuit area.

CONSTITUTION: In the method forming peripheral drive circuits 103, 104 by transferring them on substrates 101, 102 constituting the liquid crystal display device after the peripheral drive circuits 103, 104 are formed on other supporting substrates, the peripheral drive circuits 103, 104 are arranged in the inside from a seal material 107 of a liquid crystal 106. At this time, by making the thickness of the protective films 110, 111 of the peripheral drive circuits 103, 104 the same thickness as the seal material 107 or a spacer, the reliability of the peripheral drive circuits 103, 104 ranging to a long term is enhanced. This structure displays the effect particularly enhancing the reliability in the liquid crystal display device making a plastic the substrates 101, 102 easily deformed by force from the outside.



LEGAL STATUS

[Date of request for examination] 22.03.2002

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3454965

[Date of registration] 25.07.2003

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Japanese Laid-Open Patent Publication No.
8-262474/1996 (Tokukaihei 8-262474) (Published on
October 11, 1996)

(A) Relevance to claims

The following is a translation of passages related to
claim 1 of the present invention.

(B) Translation of the relevant passages

[Claims]

[Claim 1]

A liquid crystal display device, characterized in
that ... the first and second peripheral drive circuits are
formed by separating circuits formed on another
supporting substrate from said another supporting
substrate and attaching the separated circuits to the first
and second substrates, respectively.

[Claim 2]

A liquid crystal display device, characterized in
that ... a protective film is formed on the peripheral drive
circuit, the protective film is substantially as thick as the
sealing material, and the peripheral drive circuit is formed
by separating a circuit formed on another supporting

substrate from said another supporting substrate, and attaching the separated circuit to the first substrate.

[Problems of Conventional Art]

[0006]

... According to another method, a semiconductor integrated circuit adopting a thin film transistor is formed on another supporting substrate with the use of a technique similar to the above, and this semiconductor integrated circuit is separated from the supporting substrate and bonded with the first or second substrate. According to a further method, after bonding the semiconductor integrated circuit to the substrate, the supporting substrate is removed.

[Means to Solve the Problems]

[0013]

... Moreover, on the peripheral drive circuits 103 and 104, protective films 110 and 111 are provided, respectively. The thickness of each protective film is substantially identical with the width of a gap between the substrates, the gap being formed by the spacer.

[0014]

... In the present invention, since the thickness of the protective film 110 formed on the peripheral drive circuit 103 of the substrate 101 is substantially identical

with the width of the gap between the substrates, the gap being formed by the spacer, ...

[0015]

... First, a plurality of peripheral drive circuits 22 are formed on an appropriate substrate 21 (Fig. 2A).

[0016]

Then the substrate 21 on which the peripheral drive circuits 22 are formed is cut so that stick substrates 23 and 24 are acquired. ... Next, the surfaces of the stick substrates 23 and 24, on the surfaces the peripheral drive circuits being formed, are bonded with and electrically connected to respective surfaces 26 and 28 of other substrates 25 and 27, on the surfaces 26 and 28 wiring patterns being formed using transparent conductive films.

[0017]

Subsequently, the substrate parts of the stick substrates 23 and 24 are stripped off, so that only the peripheral drive circuit 29 and 30 remain on the surfaces 26 and 28 of the substrates.

[Embodiments]

[0027]

Subsequently, a gold bump which is about 50 μ m in diameter and about 30 μ m in height is mechanically formed on the ITO electrode 47. The substrate being thus

acquired is cut into an appropriate size. As a result, a stick substrate is acquired.

[0028]

... In the present embodiment, a polyethersulfone (PES) 0.3mm thick is used as a substrate of the liquid crystal display device. Then with this substrate 49, a stick substrate 31 is bonded by putting pressure thereon.

[0029]

Then an adhesive 51 to which thermosetting organic resin is mixed is injected to the gap between the stick substrate 31 and the substrate 49 of the liquid crystal display device.

[0031]

The substrate being thus processed is left in the stream of a gas in which fluorine trichloride (ClF_3) is mixed with nitrogen. The quantities of flows of fluorine trichloride and nitrogen are both 500sccm, respectively. The reaction pressure is in the range of 1-10Torr, and the temperature is at room temperatures. It has been known that fluorine halide such as fluorine trichloride selectively etches silicon. Meanwhile, oxide (e.g. silicon dioxide and ITO) rarely etches silicon. Thus, when a stable oxide coating film is formed on the surface of aluminum, the reaction is stopped at the film and hence the etching does

not occur.

[0032]

... In reality, as shown in Fig. 6(C), only a stripped layer is selectively etched, so that holes 52 are formed (Fig. 6(C)).

[0033]

As time further goes on, the stripped layer is completely etched out, and a bottom surface 53 of a ground layer is exposed. As a result, the stick substrate 31 is separated from the semiconductor circuit.

(19) 日本国特許庁 (J P) (12) 公開特許公報 (A)

(11) 特許出願公開番号
特開平8-262474
(43) 公開日 平成8年(1996)10月11日

(5) Int. Cl. ⁴	識別記号	片内整理番号	PI	技術表示箇所
G 02 F 1/345	5 0 0		G 02 F 1/345	
H 01 L 29/786	5 0 0		H 01 L 29/78	

審査請求 未請求 請求項の数 3 F D (全 10 頁)

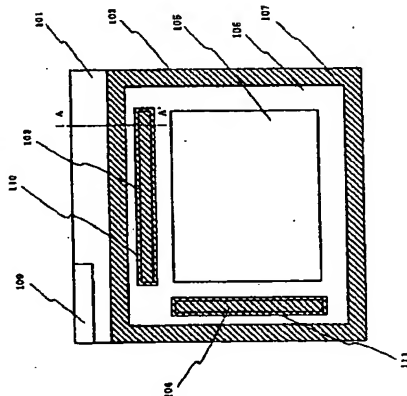
(2) 出願番号	特願平7-88759	(71) 出願人	000153878 株式会社半導体エネルギー研究所 神奈川県厚木市長谷398番地
(22) 出願日	平成7年(1995)3月22日	(72) 発明者	山崎 輝平 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	荒井 康行 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内
		(72) 発明者	中嶋 節男 神奈川県厚木市長谷398番地 株式会社半導体エネルギー研究所内

(54) 発明の名称 液晶表示装置

(31) 要約

【目的】 画素領域と周辺駆動回路領域とが集積化されたパッシブマトリクス型、およびアクティブマトリクス型の液晶表示装置の信頼性を向上させる。

【構成】 周辺駆動回路を、他の支持基板上に作製した後、該周辺駆動回路を液晶表示装置を構成する基板に転写して形成する方法において、該周辺駆動回路は液晶のシール材よりも内側に配置される。そのとき、該周辺駆動回路の保護膜の厚さはスペーサーと同一厚さにすることにより、周辺駆動回路の長期にわたる信頼性を高めることができる。この構造は、外部からの力で変形しやすい、プラスチックを基板とした液晶表示装置において、特に信頼性を高める効果をもつ。



【特許請求の範囲】

【請求項1】 第1の基板上に形成された、透明導電膜による第1の電気配線と、該電気配線に接続され、薄膜トランジスタを有する第1の周辺駆動回路と、第2の電気配線と、該電気配線に接続され、薄膜トランジスタを有する第2の周辺駆動回路と、が互いに向向して設けられ、前記第1の基板と第2の基板との間に設けられた、スペーサーと、
前記第1の基板と第2の基板とが対向する領域の、前記第1および第2の電気配線と、前記第1および第2の周辺駆動回路が形成された領域の外側に設けられた、シール材と、
前記第1の基板と第2の基板と、前記シール材の内側の領域に充填された、液晶材料と、を少なくとも有するパッシブマトリクス型の液晶表示装置であって、
前記第1および第2の周辺駆動回路の上には保護膜が形成され、該保護膜は、前記スペーサーと同程度の厚みを有し、
前記第1および第2の周辺駆動回路は、他の支持基板上に作製されたものを剥離して、前記第1および第2の基板上に装着したものであることを特徴とする液晶表示装置。

【請求項2】 第1の基板上に形成された、アクティブマトリクス回路と、該アクティブマトリクス回路に接続され、薄膜トランジスタを有する周辺駆動回路と、
前記第1の基板と第2の基板とが対向して設けられ、透明導電膜を有し、少なくとも前記アクティブマトリクス回路および周辺駆動回路に向向する大きさを有する、第2の基板と、
前記第1の基板と第2の基板との間に設けられた、スペーサーと、
前記第1の基板上、前記アクティブマトリクス回路および周辺駆動回路の外側に設けられた、シール材と、
前記第1の基板と第2の基板と、前記シール材の内側の領域に充填された、液晶材料と、
を少なくとも有するアクティブマトリクス型の液晶表示装置であって、
前記周辺駆動回路の上には保護膜が形成され、該保護膜は、前記シール材と同程度の厚みを有し、
前記周辺駆動回路は、他の支持基板上に作製されたものを剥離して、前記第1の基板上に装着したものであることを特徴とする液晶表示装置。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はパッシブマトリクス方式およびアクティブマトリクス方式による液晶表示装置

の、信頼性および耐久性の向上のための構成に関する。
【0002】

【従来の技術】 マトリクス型の液晶表示装置としては、パッシブマトリクス型とアクティブマトリクス型の装置が知られている。パッシブマトリクス型液晶表示装置は、第1の基板上に設けられ、第1の方向に延びた、透明導電膜による複数の短冊型の第1の電気配線と、第2の基板上に設けられ、第2の方向と直交する方向に延びた、透明導電膜による複数の短冊型の第2の電気配線とが、第1の基板および第2の基板の間に散布されたスペーサーを介して、対向して設けられ、両電気配線には液晶材料が充填され、該液晶材料は、おおむね、前記第1の基板と第2の基板とが対向する領域の外側に設けられた、シール材により、封止された構造となっている。前記第1の基板と第2の基板とが対向する領域の外側には、それぞれ、前記第1の電気配線と第2の電気配線に接続され、該電気配線と前記液晶材料により形成された画素を制御するための周辺駆動回路が設けられている。

【0003】 パッシブマトリクス型の液晶表示装置は、基板上に透明導電膜を形成して、これをエッチングして短冊型の電気配線を形成する以外には、特に複雑な工程がなく、基板が処理される速度も低いことから、前記第1および第2の基板はガラス以外に、プラスチックを用いることも可能であった。

【0004】 アクティブマトリクス型駆動型液晶表示装置は、第1の基板上に設けられたアクティブマトリクス回路と、一面に透明導電膜による対向電極が設けられた第2の基板（対向基板）とが、第1の基板上に散布されたスペーサーを介して、設けられ、両基板間に液晶材料が充填され、該液晶材料は、おおむね、前記第1の基板と第2の基板とが対向する領域の外側に設けられた、シール材により封止されている構造をもっている。前記アクティブマトリクス回路は、薄膜トランジスタ (TFT) が接続された画素電極が、複数マトリクス状に配置されている。前記第1の基板と第2の基板とが対向する領域の外側には、アクティブマトリクス回路を駆動するための周辺駆動回路として、ソースドライバ回路、ゲイトドライバ回路が設けられている。

【0005】

【従来の技術の問題点】 従来の構成の液晶表示装置においては、前記周辺駆動回路は、半導体集積回路で形成されており、テープ自動ボンディング (TAB) 法や、チップ・オン・ガラス (COG) 法によって装着されている。しかし、表示画面を構成するための電気配線は、数百個にも及ぶものであり、対する駆動回路は、ICパッケージや半導体チップであるため、これらの端子を基板上の電気配線と接続するためには、配線を引き回す必要があり、表示画面に比して、周辺部分の面積が無視できないほど大きくなってしまいうような問題点があった。

【0006】 上記問題点を解決するための方法として、

第1の基板と第2の基板が対向し、画素が形成される領域以外の基板上に、直接薄膜トランジスタを用いた半導体集積回路を形成する方法がある。前記半導体集積回路製造工程では、基板上にシリコンの薄膜を堆積させ、集積回路作製に技術を使って、直接駆動トランジスタを形成した平坦な、他の方法としては、薄膜トランジスタを用いた半導体集積回路を同様の技術を使って、他の支持基板上に形成し、これを剥離して、前記第1または第2の基板上に接着する方法、もしくは、前記基板に接着後、もとの

の支持基板を除去する方法がある。上のような構成の液

表示装置においては、前記半導体集積回路に対し、分やゴミ、ナトリウム等の不純物による汚染を防ぐために、有機樹脂や窒化珪素系の物質をこのような保護膜を形成する必要がある。しかしながら、このような構成を用いた場合であったとしても、前記半導体集積回路の表面を構成する薄膜トランジスタによる低力が、前記半導体集積回路のトランジスタに作用して、薄膜トランジスタを構成するシリコンの再結合中心の密度を増加させ、薄膜トランジスタのスレッシュホールド電圧等の諸特性を変化させてしまうという問題点があった。また、液晶表示装置の完成後に外部から加わる圧力の影響によって、半導体集積回路を構成する薄膜トランジスタの特性が変化してしまうという問題点もあつた。

【0007】上記問題点を解決するための方法として、従来の液晶表示装置の他の例を図3に示す。図3はアクティブマトリクス型液晶表示装置の例である。図3において、第1の基板301上に設けられたアクティブマトリクス回路302、ソースドライバ回路303、ゲートドライバ回路304と、一面に対向電極が設けら

た第2の基板（対向基板）（図示せず）を介して設けられ、両電極間に流媒体質306が充填され、該流媒体質は、スクリーン材302により封止されている。図3の構成は、アクティブマトリクス回路だけでなく、周辺駆動回路であるソース・ドライバ回路やゲイトドライバ回路をも、対向基板と対向させ、流媒体質に埋めるようになっている。すなわち、流媒体質により、周辺駆動回路を構成する薄層トランジスタが保護されている。この成は、例えば特開平5-686413号公報に示されて

【0008】ところで、液晶表示装置は、2枚の基板間に液晶を封入するために、基板間に縁材や糊材、角状スペーサが定数角度に貼付され、その状態で有し、シリカ等の吸着材料よりなるスペーサは、基板間隙と同じ大きさで均等に散布されており、その大きさは、ネマチック液晶を用いた表示装置においては、 $3\mu\text{m} \sim 8\mu\text{m}$ 、スメタリック液晶を用いた表示装置においては、 $1\mu\text{m} \sim 4\mu\text{m}$ 程度である。その数は、1つの画素の大きさを、数十1000個程度の百μm角として、1面液として、50～1000個程度である。

【0009】一方、周辺駆動回路には、多数の薄膜

[illegible]

11 対して変形しやすい、ノブナクズ、~~etc~~等。

【発明が解決しようとする課題】本発明は、液晶表示装置のより一層の小型・軽量化を図るために、液晶表示装置の領域内に、表示面素を表示する周辺駆動回路と配役けられていた液晶表示装置において、また、周辺に設けられている周辺駆動回路を構成する周辺ランジスタの破壊を防ぎ、装置の信頼性を向上を図ることを目的とする。

【0010】

11

【課題を解決するための手段】上記問題を解決すめに、本発明の構成の一つは、パッシブマトリクス回

周辺運動回路が設けられた第1の基板と、初期に、
振子に対して設けられ、バッシブマトリクス回路、
駆動回路を有し、少なくとも、前記バッシブマトリ
クス回路および周辺運動回路に対向する大きさを有する
第2の基板と、前記第1の基板と第2の基板の間に設
け、一定の基板間隔を形成するためのスペーサと、
第1の基板と第2の基板の、少なくとも前記バッシ

トリクス回路および周辺駆動回路の外側に形成された、前記シリウム材で囲まれた内面の導電性層は、自
れた、液晶材料と、を少なくとも有する液晶表示素子構成膜は、自
あって、前記周辺駆動回路に形成された保護膜は、自
ペースで形成される基板間隔と同程度の厚きをも
を特徴とする液晶表示装置である。

[0012] 本発明の他の構成の一つは、アクテ
トリクス回路、周辺駆動回路が設けられた第1の
と、前記第1の基板に対向して設けられ、少なく
前記アクティブマトリクス回路および周辺駆動回

図 13 本発明による流道表示装置の一例

1001 = 4

示す。図 1 において、ガラスやプラスチック等の第 1 の

基板101に方向いてないが、対向基である第2の透明電極層2(図に明示されていない)が、対向電極として作用している。第1の基板101上には、透明導電膜9が取られている。第1の基板101と透明導電膜9との間隙により多数の電極配線と、該電極配線に接続された周辺回路103が設けられている。同様に、第2の基板102上には透明導電膜による多数の電極配線と、該電極配線に接続された周辺回路104が設けられており、透明導電膜と第2の基板の領域には、シールド電極配線と、周辺回路105の外周の領域には、シールド材106が設けられ、図示しない液晶注入口より注入さ

材107が設けられ、図示しない液晶注入部材106が充填されている。さらに液晶材

料が注入されている領域には、被覆のスペーサが設けられている。さらに、周辺壁回路103、104上に設けられている。また、111が設けられており、保護膜の厚さは、被覆、スペーサで形成された基板間隔と同じ厚さを有して形成されている。

【図4】図4に、図1のA-A'断面図を示す。図1、図4で示すように、周辺壁回路103上に保護膜110が設けられている。また、第1の基板と第2の基板の間には、球状のスペーサ4.0が均一に散布され、設けられている。本発明は、基板101の周辺壁回路103上に設けられた保護膜110が、スペーサで形成された基板間隔と同じ厚さを有している点により、外

方4.0.2の押圧による局所厚さの集中を抑え、周辺にわたる意図的厚さと同程度の厚さを与えている。

駆動回路の破壊を防ぐことができるものである。

[0015] このような表示装置の作製順序の概略は、図2に示される。図2はバッチタイプトリクス型の表示装置の作製手順を示す。まず、複数の周辺駆動回路22を1導管基板21の上に形成する。(図2(A))

【0016】そして、これを分断して、スティック基板23、24を得る。得られたスティック基板は、次の工程に移る前に電気特性をテストして、良品・不良品に選別するとよい。(図2 (B).)

次に、スティック基板23、24の周辺駆動回路が形成された面を、それぞれ、別の基板25、27の透明導電層26、28上に取り付け、図2 (C)、図2 (D)。

【0017】その後、スティック基板23、24の基板面29、30のみを露出させた面26、28上に、導電性ペースト31、32を印刷して、図2 (E)。

を剥離し、両辺に図2(E)、図2(F)の2、6、28上に残す。(図2(E)、図2(F))

最後に、このようにして得られた基板を向かい合わせることにより、バッシブマトリクス型表示装置が得られる。なお、面28は、面26の逆の面、すなわち、図2(B)の面26の逆の面を意味する。(図2(B))

(G)

[0018] 上記の場合には、両辺駆動回路は、同じ基板21から切りだしたが、別の基板から切りだしてもいいことは言うまでもない。また、図2ではバッシブマ

リクシステム型表示装置の例を示したが、アクティブマトリクス型表示装置でも、同様におこなえることは言うまでもない。さらに、駆動回路は別の基板上で形成され、その後貼りつけられるので、プラスチックフィルムのような材料を基板として用いることができる。

【8100】

【作用】本発明は、液晶領域内に、マトリクス回路と、周辺駆動回路とが設けられた液晶表示装置において、液晶領域内に散布されるスペースラミネータと、同程度の厚さをもつ保護膜を周辺回路上に設けることで、基板押圧による、周辺回路を構成する薄膜トランジスタの破損を防ぐことができる。以下、本発明の実施例を示す。

[0020]

【実施例】本実施例は、パッシブマトリクス型液晶表示装置の一の表示工程の概略を示すものである。図1は、本実施例の図5および図6を用いて説明する。図1には、ステイック基板1上に周辺駆動回路を形成する工程の概略を示す。また、図6には、ステイック基板1上の周辺駆動回路を液晶表示装置の基板上に実装する工程の概略を示す。

【0021】まず、ガラス基板31上に剥離層としてシリコン膜32を堆積した。シリコン膜32は、その上に形成される回路と基板とを分離にエッチングされるので、膜質についてはほとんど問題とされない。シリコン膜はアモルファスでも結晶性でもよい。さらに、シリコン膜はアモルファスでも結晶性でもよい。

[0022] また、ガラス基板は、コーニング7705
もよい。
9、同1737、NHテクノグラスNA45、同355
日本電気硝子OA2等の無アルカリもしくは低アルカリとなる。石英ガラスを用いればよい。石英ガラスを厚発明では、そのコストが問題となるが、本発明では、
ガラスや石英ガラスを用いられ、表面に用いられた面積は極めて小さいもの、一つの流延表示装置に用いられる面に比べて十分に小さい。

【0023】シリコン膜3を堆積した。この酸化珪素膜は下地酸化珪素膜より厚く、シリコン領域の成長に必要となるので、作製には十分な注意が必要である。シリコン領域の形成にシリコン領域の厚さを大きくすることが望ましい。シリコン領域の厚さは、必要とする半導体回路の特性を大きくするが、一般には、薄いほうが好ましかった。本実施例では、 4.0×10^{-6} mから 8.0×10^{-6} mとした。

「
ける方法（固相成長法）が用いられる。固相成長法は、結晶性シリコンを得るには、ア
また、結晶性シリコンを照射する方法
【0024】また、結晶性シリコンを照射する方法は、ア
ファスシリコンにレーザー等の強光を照射して固相成
ーザーアニール法）、や、熱アニールによって固相成

(1)

いる際には、特開平6-244104に開示されるように、ニッケル等の融媒元素をシリコンに添加すると、結晶化温度を下げ、アニール時間を短縮できる。さらに、特開平6-318701のように、一度、固相成長法によって結晶化せしめたシリコンを、レーザアニールしてもよい。いずれの方法を採用するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定されよう。

【0025】その後、プラズマCVD法もしくは熱CVD法によって、厚さ1200Åの酸化珪素のゲイト絶縁膜36を堆積し、さらに、厚さ5000nmの結晶性シリコンによって、ゲイト電極、配線37、38を形成した。ゲイト配線は、アルミニウムやタンタングステン、チタン等の金属や、あるいはそれらの珪化物でもよい。さらに、金属のゲイト電極を形成する場合には、特開平5-287687もしくは同6-338612に開示されるように、その上面もしくは側面を酸腐蝕化処理して、ゲイト電極をどのような材料で構成するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定されよう。(図5(A))

【0026】その後、セルフアライン的に、イオンドレーピング法等の手段によりN型およびP型の不純物をシリコン・アイランドに導入し、N型領域39、P型領域40を形成した。そして、公知の手段で、層間絶縁物(厚さ5000Åの酸化珪素膜)41を堆積した。そして、これにコンタクトホールを開孔し、アルミニウム合金配線42~44を形成した。(図5(B))

【0027】さらに、これらの上に、パッシベーション膜として、厚さ2000Åの酸化珪素膜46をプラズマCVD法によって堆積し、これに、出力端子の配線44に通じるコンタクトホールを開孔した。そして、スパッタ法によって、インジウム酸化物物蒸膜(ITO、厚さ1000Å)の電極47を形成した。ITOは透明の導電性珪化物である。その後、直径約50μm、高さ約30μmの金のパン48を機械的にITO電極47の上に形成した。このようにして得られた回路を適当な大きさに分断し、よって、スティック基板が得られた。(図5(C))

【0028】一方、図6に示すように、液晶表示装置の基板49にも、厚さ1000ÅのITOによって電極50を形成した。本実施例では、液晶表示装置の基板として、厚さ0.3mmのポリエチレン・サルファイド(PES)を用いた。そして、この基板49に、スティック基板31を圧力を加えて接合した。このとき、電極47と電極50はパン48によって、電気的に接続される。(図6(A))

【0029】次に、熱硬化性の有機樹脂を混合した接着剤51をスティック基板31と液晶表示装置の基板49の隙間に注入した。なお、接着剤は、スティック基板31と液晶表示装置の基板49を圧着する前に、いずれかの

表面に、事前に塗布しておいてもよい。

【0030】そして、120℃の窒素雰囲気下のオーブンで、15分間処理することにより、スティック基板31と基板49との電気的な接続と機械的な接合を完了した。なお、完全な接合の前に、電気的な接合が十分であるか否かを、特開平7-14880に開示される方法によってテストした後、本接着する方法を採用してもよい。(図6(B))

【0031】このように処理した基板を、三塩化フッ素(CF₃)と窒素の混合ガスの気流中に放置した。三塩化フッ素と窒素の流量は、共に500sccmとした。反応圧力は1~10Torrとした。温度は室温とした。三塩化フッ素等のハロゲン化フッ素は、珪素を選択的にエッチングする特性が知られている。一方、珪化物(酸化珪素やITO)はほとんどエッチングせず、アルミニウムも表面に安定な酸化物被膜を形成すると、その角端で反応が停止する。よって、エッチングされない。

【0032】本実施例では、三フッ化塩素に侵される可能性のある材料は、銅線(シリコン)32、シリコン・アイランド34、35、ゲイト電極37、38、アルミニウム合金配線41~44、接着剤51であるが、このうち、銅線と接着剤以外は外側に酸化珪素等の材料が存在するため、三フッ化塩素に到達できない。実際に、図6(C)に示すように、銅線32のみが選択的にエッチングされ、空洞52が形成された。(図6(C))

【0033】さらに、終結すると銅線は完全にエッチングされ、下地膜の底面53が露出し、スティック基板31を半導体回路と分離することができた。三塩化フッ素によるエッチングでは、下地膜の底面エッチングが停止するので、底面53は極めて平坦であった。(図6(D))

【0034】このようにして、液晶表示装置の一方の基板への周辺駆動回路の形成を終了した。その後、転写された周辺駆動回路上に、保護膜として、ポリイミド膜を形成した。ポリイミド膜はフッ素を塗布・硬化する事で形成される。本実施例では東レ(株)のフोटोनースUR-3800を用いた。まず、スピナーで塗布する。塗布条件は所望の膜厚に応じて決められ、ここでは、2000rpm、20秒の条件で、約5μmのポリイミド膜が得られる条件とした。塗布後、乾燥を行い、露光、現像を行い、余分なポリイミドを除去した。その後、窒素雰囲気中300℃の条件で処理することで、膜の硬化をおこなった。ここで重要な点は、ポリイミド膜の厚さを後に用いられるスペーサの直径と同程度の厚さとする点である。このことにより、周辺駆動回路の上にスペーサが存在してしまふことを防ぐことができる。また、このポリイミド膜の厚さをシリコン材の厚さと同程度にしてもよい。しかし、一般には、シリコン材の厚さはスペーサによって決まるので、スペーサの直径に合わせる

方が一般的である。また、パッシブマトリクス型の表示装置では、もう一方の基板もほぼ同様に製作される。

【0035】次に、パッシブマトリクス型液晶表示装置の組み立て工程を以下に説明する。前記工程によって作製された第1および第2の基板は、各々表面処理に用いられたエッチング液、レジスト液、銅線液等の各薬品が十分に洗浄される。次に駆動回路が、ITOで形成された面を形成する電極領域に付着される。配向膜材料は、ブチルセロソルからネームチロンドンといった溶媒に、溶媒の約10重量%のポリイミドを溶解したものを用いられる。そして、第1および第2の基板に付着した配向膜を加熱・硬化(ベーク)させる。その次に、配向膜の付着したガラス基板表面を毛足の長さ2~3mmのバフ布(レイヨニ、ナイロン等の繊維)で一定方向に擦り、微細な溝を作るラビング工程が行われる。

【0036】その後、第1の基板、もしくは第2の基板のいずれかに、ポリマー系・ガラス系・シリカ系等の球のスペーサが散布される。スペーサ散布の方式としては、純水・アルコール等の溶媒にスペーサを溶解し、その上に散布するウェイク方式と、溶媒を一切使用せずスペーサを散布するドライ方式がある。ここではドライ式を用いた。

【0037】その次に、基板の外枠に設けられるシール材となる側面に塗布される。シール材の材料は、ここで、エポキシ樹脂とフェノール硬化剤をエチルセロソルの溶媒に溶かしたものも使用される。他に、アクリル系の樹脂を用いてもよい。また、熱硬化型でも熱線硬化型であってもよい。スクリーン印刷法によって、第1の基板または第2の基板上に、シール材が塗布形成される。

【0038】シール材が設けられたのち、2枚のガラス基板が貼り合わせられる。貼り合わせ、硬化の方法としては、約160℃の高温プレスによって、約3時間密封止材を硬化する、加熱硬化方式とした。このようにして、第1の板と第2の基板を貼り合わせて形成されたパッシブマトリクス表示装置の、液晶注入口より液晶材料が注入され、その後、エポキシ系樹脂で液晶注入口が封止される。以上のようにして、パッシブマトリクス型の液晶表示装置が作製される。

【0039】(実施例2)本実施例は、パッシブマトリクス型液晶表示装置の作製工程の概略を示すものである。本実施例を図7と図8を用いて説明する。図7と図8には、スティック基板49に周辺駆動回路を形成する工程の概略および周辺駆動回路を液晶表示装置の基板に実装する工程の概略を示す。

【0040】まず、ガラス基板150上に銅線とし、厚さ3000Åのシリコン膜151を堆積した。シリコン膜151は、その上に形成される回路と基板とを分離する際にエッチングされるので、膜厚についてはほ

とんど問題とされず、量産可能な方法によって堆積すればよい。さらに、シリコン膜はアルファマスでも結晶性でもよく、他の元素を含んでもよい。

【0041】また、ガラス基板は、コーニング7059、同1737、NHテクノグラANA45、同35、日本電気硝子0A2等の無アルカリもしくは低アルカリガラスや石英ガラスを用いればよい。石英ガラスを用いる場合には、そのコストが問題となるが、本発明では1つの液晶表示装置に用いられる面積は極めて小さいので、単位当たりのコストは十分に小さい。

【0042】シリコン膜151上には、厚さ200nmの酸化珪素膜153を堆積した。この酸化珪素膜は下地膜となるので、作製には十分な注意が必要である。そして、公知の方法により、結晶性の島状シリコン領域(シリコン・アイランド)154、155を形成した。このシリコン膜の厚さは、必要とする半導体回路の特性を大きく左右するが、一般には、薄いほうが好ましかった。本実施例では40~60nmとした。

【0043】また、結晶性シリコンを得るには、アモルファスシリコンにレーザ等の強光を照射する方法(レーザアニール法)や、熱アニールによって固相成長させる方法(固相成長法)が用いられる。固相成長法を用いる際には、特開平6-244104に開示されるように、ニッケル等の融媒元素をシリコンに添加すると、結晶化温度を下げ、アニール時間を短縮できる。さらに、特開平6-318701のように、一度、固相成長法によって結晶化せしめたシリコンを、レーザアニールしてもよい。いずれの方法を採用するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定されよう。

【0044】その後、プラズマCVD法もしくは熱CVD法によって、厚さ1200nmの酸化珪素のゲイト絶縁膜156を堆積し、さらに、厚さ5000nmの結晶性シリコンによって、ゲイト電極、配線157、158を形成した。ゲイト配線は、アルミニウムやタンタングステン、チタン等の金属や、あるいはそれらの珪化物でもよい。さらに、金属のゲイト電極を形成する場合には、特開平5-287687もしくは同6-338612に開示されるように、その上面もしくは側面を酸腐蝕化処理して、ゲイト電極をどのような材料で構成するかは、必要とされる半導体回路の特性や基板の耐熱温度等によって決定されよう。(図7(A))

【0045】その後、セルフアライン的に、イオンドレーピング法等の手段によりN型およびP型の不純物をシリコン・アイランドに導入し、N型領域159、P型領域160を形成した。そして、公知の手段で、層間絶縁物(厚さ5000nmの酸化珪素膜)161を堆積した。そして、これにコンタクトホールを開孔し、アルミニウム合金配線162~164を形成した。(図7(B))

【0046】さらに、これらの上に、パッシベーション

膜として、ポリイミド膜170を形成した。ポリイミド膜はワニズを塗布・硬化する事で形成される。本実施例では東レ(株)のフオトニースH-340を用いた。まず、これは東レ(株)の塗布条件は所望の膜厚に对应して決定される。塗布条件は所望の膜厚・2.5秒の条件下で膜厚がばらばらになる。ここでは2000rpm・2.5秒の条件下で膜厚がばらばらになる。このポリイミド膜の厚さは、スベラーの直径に合わせて設定される。これを、乾燥を行った後に、露光・現像を行う。適当な条件を選ぶことで、所望のテーパー形状を得ることができる。その後、型裏面雰囲気中300℃で処理することができる。その後、型裏面雰囲気中300℃で、転写用基板の硬化を行った。(図7C) 続いて、転写用基板172を樹脂171で前記半導体集積回路に接着する。転写用基板は一時的に集積回路を保持するための強度・平坦性があればよい。ガラス・プラスチック等が使用できる。この転写用基板は後で剥離する。また、樹脂171は除去が容易な材料が好ましい。(図8(A))

【0047】このように処理した基板を、三塩化フッ素系（C1F3）と窒素の混合ガスの気流中に放置した。三塩化フッ素と窒素の流量は、共に500sccmとし、反応圧力は1~10Torrとした。温度は室温とした。三塩化フッ素等のハロゲン化フッ素は、珪素を透過的にエッチングする特性が知られている。一方、酸化的珪素はほとんどエッチングされない。その為、時間の経過とともに珪素層はエッチングされてゆけど、下層1.5~3μmほどはほとんどエッチングされない。珪素層へのダメージは無い。さらに時間が経過すると、下層は完全にエッチングされ、周辺駆動回路が完全に露出される。（図8（B））

次に、封蝕した周辺駆動回路を、液置型表示装置の基板 I 75 に樹脂 I 76 で被覆し、転写用基板 I 72 を除去する。(図 8 (C)) のようにして封蝕装置の基板への周辺駆動回路の転写が終了した。液置型表示装置の基板としては、厚さ 0.3 mm の PES (ポリエーテルサルホン) を用いた。

[図 4 8] 次に、スパッタ法によって、インジウム錐酸化物被膜 (ITO、厚さ 100 nm) 180 を形成している。ITO は透明の導電性酸化物である。これにバタニングを施すことで電気配線および、周辺駆動回路との電気的接続が完了する。

【0049】次に、パッシブマトリクス型液晶表示装置型液晶表示装置の一方の基板（一方の半導体部）の形成を終了した。

ののを用いられる。そして、第1および第2の基板に付着した配向膜を加熱、硬化（バーク）させる。その次に、配向膜の付着したガラス基板表面を毛足の長さ2~3mmのバフ布（レヨン、ナイロン等の繊維）で一定方向に擦り、微細な溝を作るラビング工程が行われる。ののいずれかに、ポリマー系・ガラス系・シリカ系等の膜（0050）その後、第1の基板、もしくは第2の基板のスペーサが散布される。スペーサ散布の方式として、純水・アルコール等の溶媒にスペーサを混ぜ、基板上に散布するウェット方式と、溶媒は一切使用せずスペーサを散布するドライ方式がある。ここではドライ方式を用いた。

【0051】その次に、基板の外側に設けられるシール材は、エポキシ樹脂とフェノール樹脂を主成分とする硬化剤を含有して形成される。他に、アクリル系の樹脂を用いてもよい。また熱硬化型でも紫外線硬化型の樹脂を用いてもよい。スクリーン印刷法によって、第1の層が形成された後、第2の層が形成され、第2の層は第1の層よりも厚く形成される。

【0052】シール材が貼られたのち、2枚のガラス基板が貼り合わせられる。貼付合わせ、硬化の方法としては、約160℃の高温プレスによって、約3時間では、材を硬化する、加熱プレス方式とする。このようにして、第1の板と第2の基板を貼り合わせて形成されたバタックマトリクス表示装置、液流注入口より液流材料が注入される、その後、エポキシ樹脂層で液流注入口が封止される。以上のようにして、バタックマトリクス型の液晶表示装置が製作される。

【発明の効果】本発明により、周辺駆動回路の耐汚染性、耐湿性を高め、外観をシンプルにされた液晶表示装置、周辺駆動回路に設けられた液晶表示装置、周辺駆動回路において、基板の押圧による、周辺駆動回路の破壊を防止することができ、かつ基板間隔を保つことができた。とくに、外部からの力に対して、変形しやすいプラスチック基板を用いた液晶表示装置において、周辺回路の破壊を防ぐことができた。ひいては、液晶表示装置の信頼性を向上させることができた。

【図面】の簡単な説明
 【図1】 本発明による液晶表示装置の例を示す。
 【図2】 本発明の表示装置の作製方法の概略図を示す。
 【図3】 従来の液晶表示装置の例を示す。
 【図4】 図1のA-A'断面図を示す。
 【図5】 本発明に用いるスティック基板の作製工程を示す。
 【図6】 スティック基板上の周辺駆動回路を他の基板上に接着する工程を示す。
 【図7】 本発明の表示装置の作製工程の一例を示す。

【図8】 本発明の表示装置の作製工程の一例を示す。

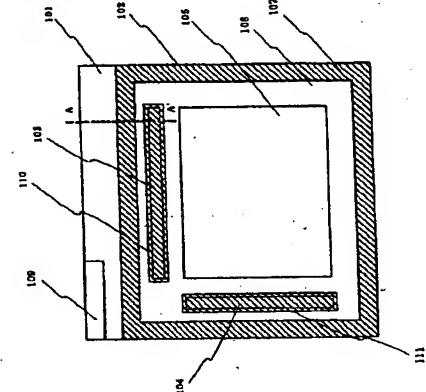
【答】 答へる。

【符号の説明】

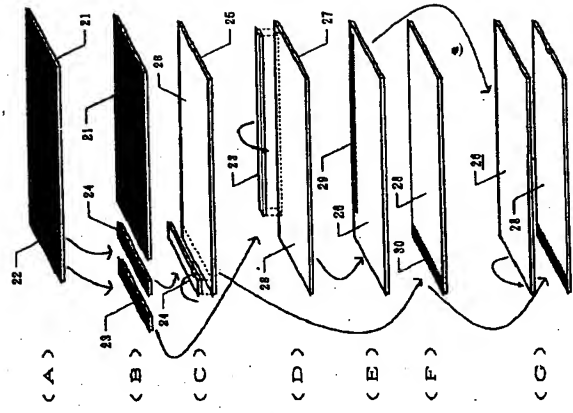
101・・・第1の基板、102・・・第2の基板
103・・・第1の基板上の周辺駆動回路
104・・・第2の基板上の周辺駆動回路
105・・・表示素子電極、106・・・液晶
107・・・シール材、108・・・外部接続端子
110、111・・・周辺駆動回路上の保護膜
21・・・周辺駆動回路を形成する基板
22・・・半導体集積回路、23、24・・・ステ
ック基板
25、27・・・液晶表示装置の基板
26、28・・・配線パターンが形成されている面
29、30・・・液晶表示装置の基板上に設けられたドライ
ー回路
26'・・・配線パターンの形成されている面と逆の面
301・・・第1の基板、302・・・第2の基板
(対向基板)
303、304・・・周辺駆動回路
305・・・アクティブマトリクス回路
306・・・液晶材料、307・・・シール材
308・・・外部接続端子
401・・・スベサ、402・・・基板にかか
る力

111、フタミミック、クリスタルを形成する基板

【图1】



【图2.1】



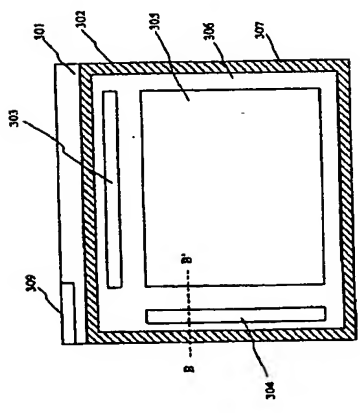
:

32... 剥離層、33... 下地膜
34、35... シリコン・アイランド
36... ガイト絶縁膜、37、38... ガイト電極
39... N型領域、40... P型領域
41... 層間絶縁物、42~44... アルミニウム合金配線
46... パッシブエリジョン膜、47... 導電性膜
48... バンプ、49... 液晶表示装置の基板
50... 液晶表示装置の電極、51... 接点材料
52... 空孔、53... 下地膜の底面
55... 半導体集積回路を製造する下地膜
56... 剥離層、153... 下地膜
154、155... シリコン・アイランド
156... 層間絶縁膜
157、158... ガイト電極
159... N型領域、160... P型領域
161... ガイト絶縁層
162~64... アルミニウム合金電極
170... パッシブエリジョン膜
171... 接点材料、172... 転写用基板
175... 液晶表示装置の基板
176... 樹脂
180... 配線電極

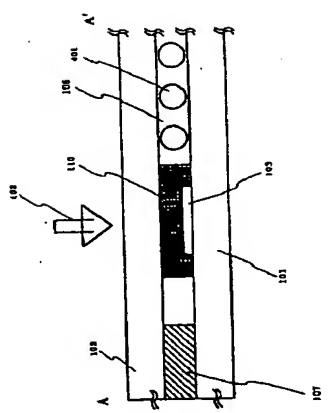
31・・・ステイック・クリスタルを形成する基板

(1)

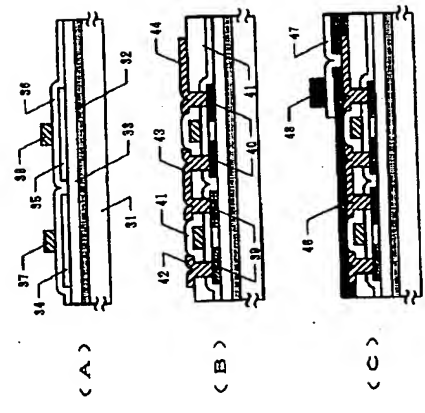
【図3】



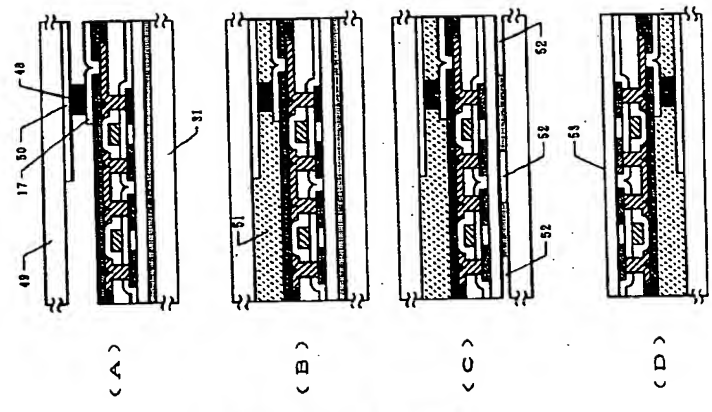
【図4】



【図5】

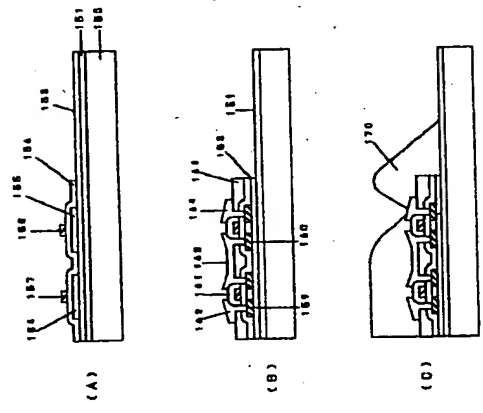


【図6】

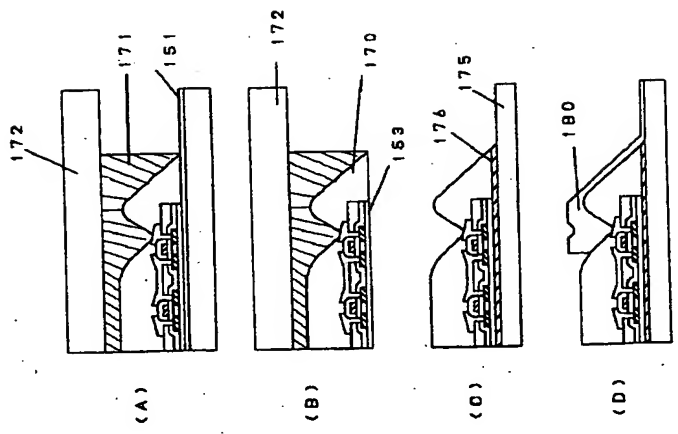


(10)

【図7】



【図8】



THIS PAGE BLANK (USPTO)